

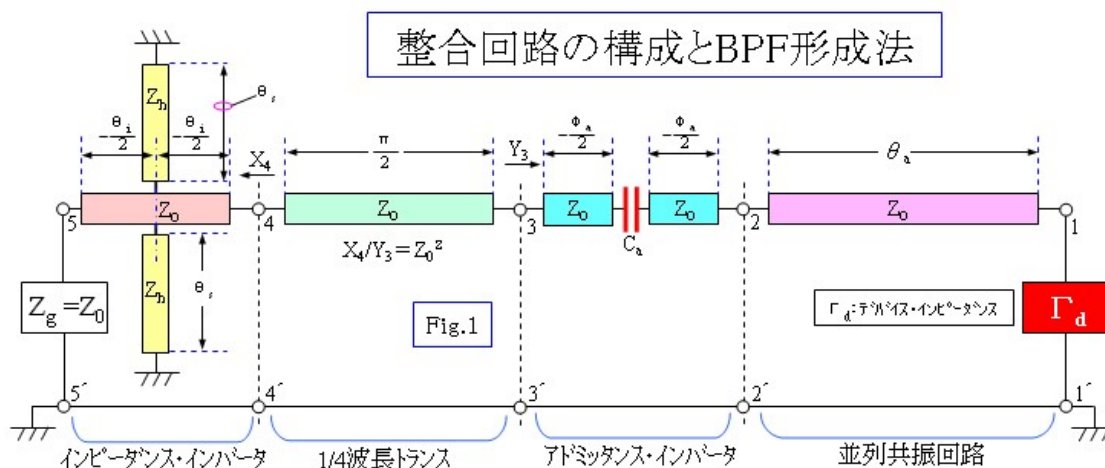
Maximally Flat BPF を一体化した 20GHz 帯広帯域低雑音 LNA の設計

1. 序文

増幅素子 [HEMT: 以後デバイスと称する] の入出力インピーダンスをアドミタンス・インバータ/インピーダンス・インバータを使用して電源インピーダンス或いは負荷インピーダンスに整合させると同時に、LNA を所要の周波数特性を有する最大平坦 [Maximally Flat] BPF に形成する広帯域 LNA の設計手法を紹介する。

2. 概要

- (1) LNA の入出力回路をアドミタンス・インバータ/インピーダンス・インバータを使用して電源インピーダンス或いは負荷インピーダンスに整合させ、夫々の回路を中心周波数 $f_0=20\text{GHz}$ で 3dB 帯域 $B_w \approx 6\text{GHz}$ の、3 次の Maximally Flat BPF [バターワース型 BPF と呼ばれる] に形成する。
- (2) 入力回路側はデバイスの NF (雑音指数) を最小とする最適電源インピーダンス Γ_{opt} の共役インピーダンス Γ_{opt}^* に選び、アドミタンス・インバータおよびインピーダンス・インバータを適用して段階的に電源インピーダンス Z_g に整合させることにより LNA の NF を広帯域 [BPF の通過帯域] に亘って最良にする。



- (3) 出力回路側はデバイスの出力反射係数 S_{22} に選び、入力側回路と同様にして負荷インピーダンス Z_L に整合させ、LNA の利得を広帯域 [BPF の通過帯域] に亘って最良にする。
- (4) 実際の LNA の設計に際しては、BPF の通過帯域 [総合 3dB 帯域 $B_{wr} \approx 4\text{GHz}$ を目標] に於けるデバイスの電力利得の f 特を補正するために、利得傾斜調整容量 GA をデバイスの出力端 [Drain] に接続した後に、上記の整合回路を接続する。
- (5) 最終的には、入出力回路を構成する各回路定数 [結合コンデンサの容量/分布定数線路の特性インピーダンス・電気長] を変数として、BPF の周波数特性 [LNA 利得の f 特] を最適化する。

3. 入出力回路の具体的設計

3.1 整合回路の構成と BPF の形成

関係式 [I]

[1] アドミッタンス・インバータの映像アドミッタンス

$$J_a = \sqrt{\frac{G_r Q_r}{4 Z_0} \cdot \frac{\pi W^2}{g_1 g_2}} \quad (301)$$

[2] インピーダンス・インバータの映像インピーダンス

$$K_i = Z_0 \sqrt{\frac{\pi W}{4} \cdot \frac{1}{g_2 g_3}} \quad (302)$$

[3] 比帯域Wは次で与えられる

$$W = \frac{f_H - f_L}{f_0} \quad (303)$$

f_H : 通過帯域の上限周波数 [-3dB]
 f_0 : 通過帯域の中心周波数
 f_L : 通過帯域の下限周波数 [-3dB]

(1) 入力回路と出力回路は、前述の利得傾斜調整容量 GA を除いて、本質的に同一の構成且つ同一の機能になるので、最適電源インピーダンス Γ_{opt} の共役インピーダンス Γ_{opt}^* と出力反射係数 S_{22} をデバイスインピーダンス Γ_d と於いて、電源インピーダンス Z_g (信号源インピーダンス: $Z_g = Z_0 = Z_L$: 負荷インピーダンス) に対して段階的に整合を進める。

(2) BPF を形成する整合回路の構成を図 1 に示す。最初にデバイス・イ

ンピーダンス Γ_d に電気長 θ_a の分布定数線路を接続して並列共振回路 [共振コンダクタンス: G_r / 共振の Q : Q_r] を形成する。(詳細は省略: 以前のレポートに同様の解析有り) 次に、アドミッタンス・インバータを使用し

て共振コンダクタ

ンス G_r を、その影

像アドミッタンス J_a

[(301) 式: 関

係式 I 参照] の

作用により、所

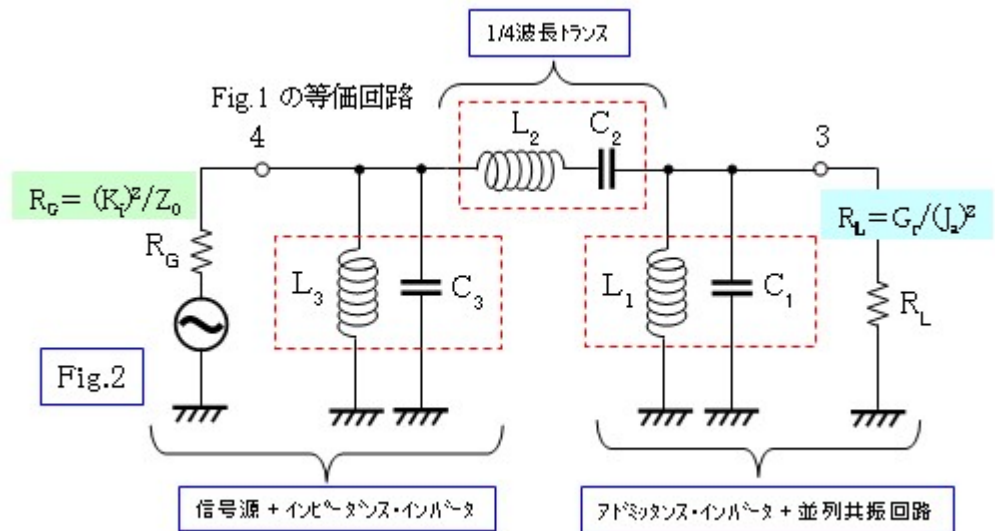
定のアドミッタ

ンス $[Y_3]$ に変換する。

(3) 次いで、電

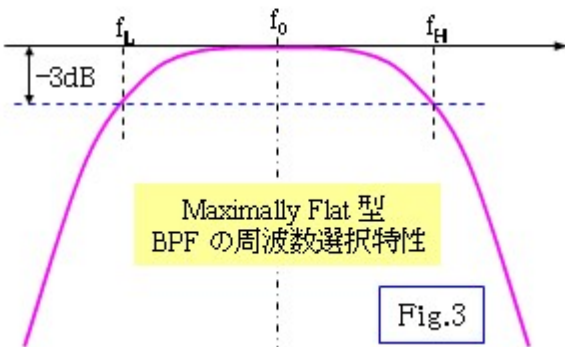
源インピーダンス Z_g

をインピーダンス・イ



BPFをMaximally Flat 型のFilterで形成する場合には、 $n=3$ 次でパラメータ g_i は次のように与えられる。

$$g_1 = 1, g_2 = 2, g_3 = 1 \quad (300)$$



ンバータを適用して、その映像インピーダンス K_i

[(302) 式: 関係式 I 参照] の作用により、所定のインピーダンス $[X_4]$ に変換する。

(4) 前述のアドミッタンス $[Y_3]$ とこのインピーダンス $[X_4]$ を 1/4 波長トランス (波長 λ は中心周波数 $f_0 \approx 20\text{GHz}$ における値を使用) で接続して $X_4/Y_3 = Z_0^2$ の関係式で両者の整合をとる。

(5) このとき、中心周波数 $f_0 = 20\text{GHz}$ 、3dB 通過帯域の条件周波数 $f_H = 23\text{GHz}$ 、下限周波数 $f_L = 17\text{GHz}$ [(303) 式の比帯域 $W = 0.3$] の

関係式 [II]

Maximally Flat 型 3 次 BPF が形成されるように、フィルタのパラメータを $g_1=g_3=1$ 、 $g_2=2$ に設定する。

3.2 合成等価回路の導出

(1) デバイス・インピーダンス Γ_d と電源インピーダンス Z_g の整合回路は、図 2 の 3 次 BPF の等価回路で表される。具体的には、デバイス・インピーダンス Γ_d を含む並列共振回路とアドミタンス・インバータで並列共振回路 (L1、C1) を、電源インピーダンス Z_g とインピーダンス・インバータで並列共振回路 (L3、C3) を、そして 1/4 波長トランスで直列共振回路 (L2、C2) を形成する。このとき図 2 の BPF の周波数特性は図 3 の様に表せる。

[A] 分布定数線路の電気長 θ_1 :

$$\theta_1 = \theta_s - \frac{\phi_s}{2} \quad \text{--- (401)}$$

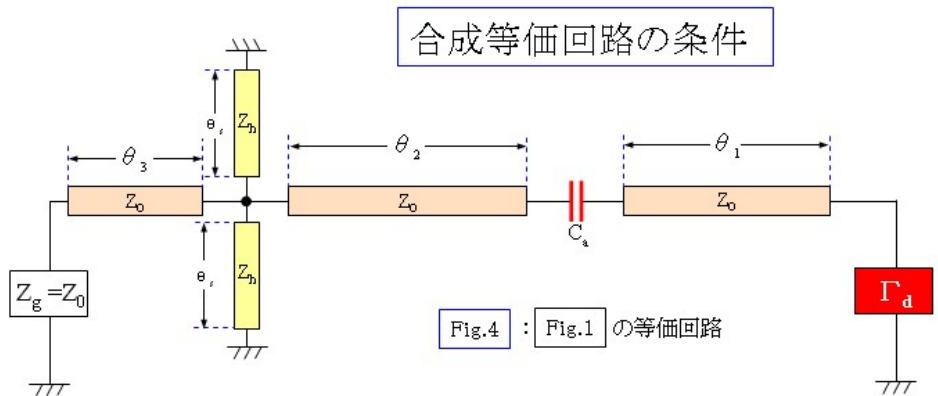
[B] 分布定数線路の電気長 θ_2 :

$$\theta_2 = \frac{1}{2} [\pi - (\phi_s + \theta_s)] \quad \text{--- (402)}$$

[C] 分布定数線路の電気長 θ_3 :

$$\theta_3 = \frac{1}{2} (\pi - \theta_s) \quad \text{--- (403)}$$

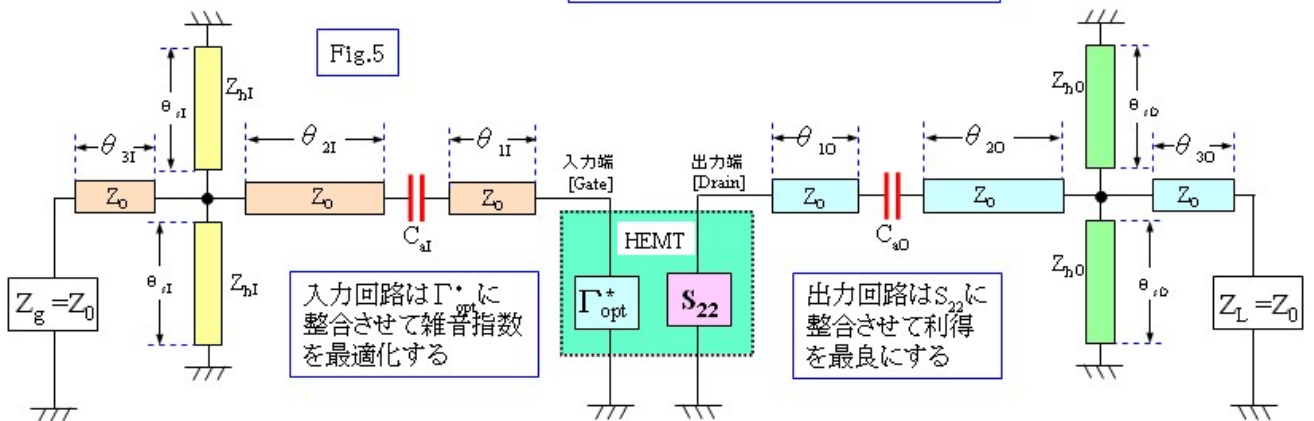
(2) この整合回路の合成等価回路は図 4 で示され、各線路の電気長 θ_1 、 θ_2 、 θ_3 は夫々関係式 [II] の (401) ~ (403) で与えられる。



4. アンプの全体構成

(1) LNA は図 5 に示すように入力回路と出力回路の構成は同様になり、直列接続された各分布定数線路の電気長 θ_1 、 θ_2 、 θ_3 および接地された分布定数線路の特性インピーダンス Z_h / 線路長 θ_s が異なる。詳細に言えば、信号源インピーダンス Z_g と負荷インピーダンス Z_L が、 $Z_g=Z_0=Z_L$ で等しいので、最終的には特性インピーダンス Z_h / 線路長 θ_s は入出力回路とも同一値を取る。

アンプ回路の全体構成



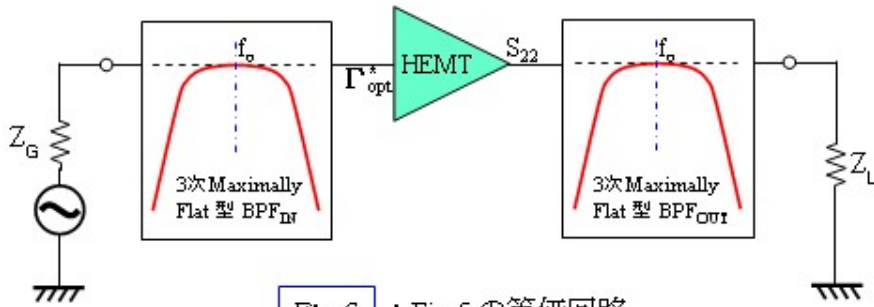


Fig.6 : Fig.5 の等価回路

(2)入力回路側では
図1のデバイス・インピーダンス Γ_d を最適電源インピーダンス Γ_{opt} の共役インピーダンス Γ_{opt}^* に選んで、LNA のNF を最良にすると同時に、

出力回路側では図1のデバイス・インピーダンス Γ_d を出力反射係数 S_{22} に選んで LNA の利得を最良にする。
(3)図5のLNAの等価回路(図6)は、入出力に3次のBPFが形成された広帯域の低雑音アンプとなる。
(4)入出力回路の設計条件〔水色欄〕を入力して、各構成要素〔線路の特性インピーダンス/電気長〕を算出〔赤色欄〕するExcel使用自動計算シートを図7、図8に示す。

広帯域LNAの入力回路設計

| 入力回路の条件とMaximally Flat BPFの自動設計 | | | | | | |
|---|------------------------------|--------------------------------------|--|---|--|--------------------------------|
| 線路特性インピーダンス: Z_0 [Ω] | HEMT型番 | バイアス [V/mA] | デバイス・インピーダンス: Γ_d | | | |
| 50 | NE321000 | 2[V]/10[mA] | 中心周波数 f_0 に於けるNF _{min} を与える最適電源インピーダンス: Γ_{opt}^* の共役インピーダンス: Γ_{opt}^* | | | |
| 中心周波数: f_0 [GHz] | 上限周波数: f_u [GHz] | 下限周波数: f_l [GHz] | $ \Gamma_{opt} = \Gamma_d $ | ANG [Γ_{opt}^*] = θ_d (度) | NF _{min} [dB] | |
| 20 | 23 | 17 | 0.62 | -62.4 | 0.59 | |
| 比帯域: $W=(f_u-f_l)/f_0$ | ハラメータ: g_1 | ハラメータ: g_2 | ハラメータ: g_3 | θ_d (Rad) | π | Fig.7 |
| 0.300 | 1 | 2 | 1 | -1.09 | 3.141592 | |
| Γ_d を並列共振点にシフトする線路の電気長: θ_s [Rad] | 並列共振回路のインダクタンス: C_s [pF] | 並列共振回路の無負荷Q: Q_0 | トミタンス・インバータの構成パラメータ: ϕ_s [Rad] | インピーダンス・インバータの影像インピーダンス: X_s [Ω] | インピーダンス・インバータのShort Stubの特性インピーダンス: Z_0 [Ω] | |
| 2.60 | 0.0047 | 5.23 | 0.0042 | 17.2 | 113.4 | |
| トミタンス・インバータの構成パラメータ: B_s [Ω ⁻¹] | トミタンス・インバータの構成容量: C_s [pF] | トミタンス・インバータの線路の等価電気長: ϕ_s [Rad] | インピーダンス・インバータの構成パラメータ: X_s [Ω] | インピーダンス・インバータの線路の等価電気長: θ_1 [Rad] | インピーダンス・インバータのShort Stubの電気長: θ_2 [Rad] | |
| 0.0044 | 0.0035 | 0.41 | 19.5 | 0.66 | 0.33 | |
| 第一線路の電気長: θ_1 [Rad] | 第一線路の電気長: θ_1 [度] | 第二線路の電気長: θ_2 [Rad] | 第二線路の電気長: θ_2 [度] | 第三線路の電気長: θ_3 [Rad] | 第三線路の電気長: θ_3 [度] | Short Stubの電気長: θ_s [度] |
| 2.39 | 137.0 | 1.03 | 59.3 | 1.24 | 71.1 | 18.9 |

広帯域LNAの出力回路設計

| 出力回路の条件とMaximally Flat BPFの自動設計 | | | | | | |
|---|------------------------------|--------------------------------------|-------------------------------------|--|--|--------------------------------|
| 線路特性インピーダンス: Z_0 [Ω] | HEMT型番 | バイアス [V/mA] | デバイス・インピーダンス: Γ_d | | | |
| 50 | NE321000 | 2[V]/10[mA] | 中心周波数 f_0 に於ける出力インピーダンス: S_{22} | | | |
| 中心周波数: f_0 [GHz] | 上限周波数: f_u [GHz] | 下限周波数: f_l [GHz] | $ S_{22} = \Gamma_d $ | ANG [S_{22}] = θ_d (度) | NF Associated Gain: G_a [dB] | |
| 20 | 23 | 17 | 0.487 | -77.4 | 11 | Fig.8 |
| 比帯域: $W=(f_u-f_l)/f_0$ | ハラメータ: g_1 | ハラメータ: g_2 | ハラメータ: g_3 | θ_d (Rad) | π | |
| 0.300 | 1 | 2 | 1 | -1.35 | 3.141592 | |
| Γ_d を並列共振点にシフトする線路の電気長: θ_s [Rad] | 並列共振回路のインダクタンス: C_s [pF] | 並列共振回路の無負荷Q: Q_0 | トミタンス・インバータの影像インピーダンス: X_s [Ω] | インピーダンス・インバータの影像インピーダンス: R_s [Ω] | インピーダンス・インバータのShort Stubの特性インピーダンス: Z_0 [Ω] | |
| 2.47 | 0.0069 | 3.15 | 0.0039 | 17.2 | 113.4 | |
| トミタンス・インバータの構成パラメータ: B_s [Ω ⁻¹] | トミタンス・インバータの構成容量: C_s [pF] | トミタンス・インバータの線路の等価電気長: ϕ_s [Rad] | インピーダンス・インバータの構成パラメータ: X_s [Ω] | インピーダンス・インバータの線路の等価電気長: θ_1 [Rad] | インピーダンス・インバータのShort Stubの電気長: θ_2 [Rad] | |
| 0.0041 | 0.032 | 0.39 | 19.5 | 0.66 | 0.33 | |
| 第一線路の電気長: θ_1 [Rad] | 第一線路の電気長: θ_1 [度] | 第二線路の電気長: θ_2 [Rad] | 第二線路の電気長: θ_2 [度] | 第三線路の電気長: θ_3 [Rad] | 第三線路の電気長: θ_3 [度] | Short Stubの電気長: θ_s [度] |
| 2.27 | 130.2 | 1.05 | 60.0 | 1.24 | 71.1 | 18.9 |

5. 20GHz 帯 LNA の基本設計

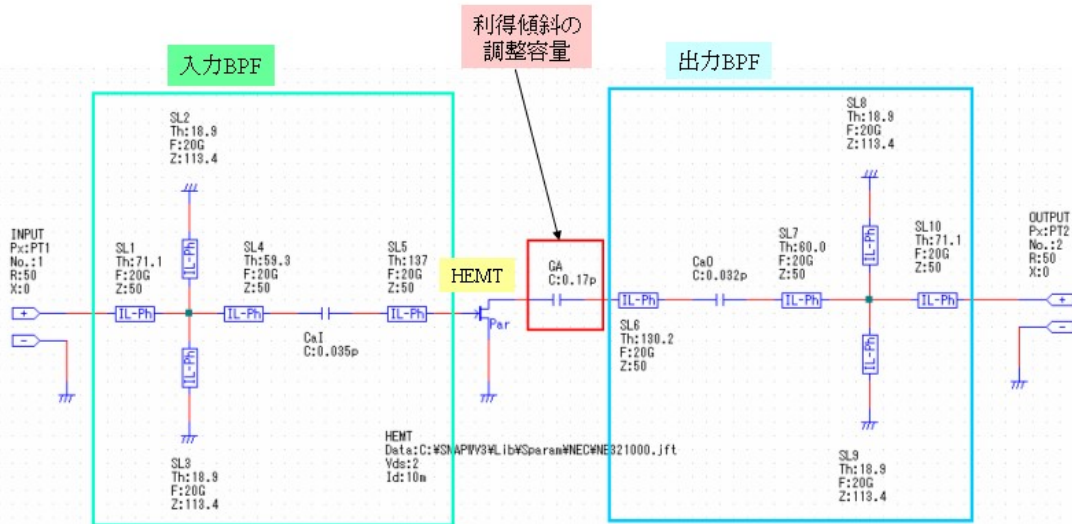
5.1 LNA の基本回路

SNAP で設計した LNA の基本回路を図9に示す。デバイスには Chip 型 HEMT : NE321000[NEC] (周波数 $f = 26\text{GHz}$ まで Noise パラメータが用意されている) を適用し、出力端には利得傾斜の調整容量 G_A を接続し、その後前述の整合回路を接続する。

5.2 LNA 基本回路の性能

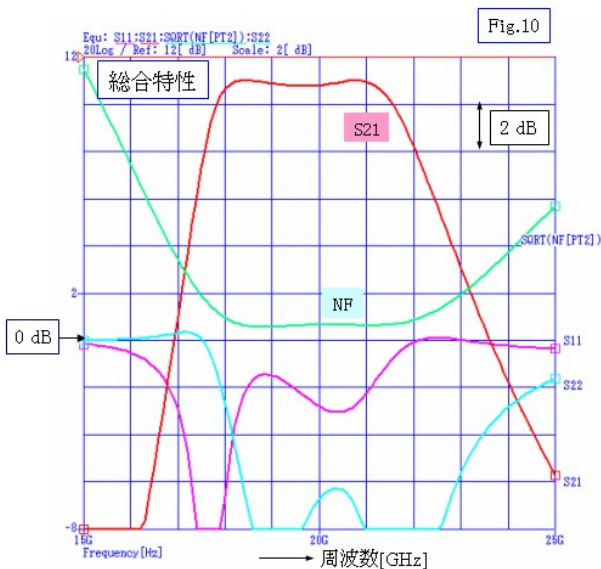
Fig.9

20GHz帯BPF-LNAの基本回路



この調整容量を $GA=0.17\text{pF}$ に設定すると、BPFの通過帯域の周波数特性が略平坦 [上限

BPF-LNA基本回路の高周波特性



下限 f_L の利得が均衡)になる利得周波数特性が得られる。このときの電力利得 S_{21} と NF の周波数特性を図 10 に示す。最大利得約 11dB、3dB 通過帯域 $B_{WT} \approx 17.5\text{GHz} \sim 22\text{GHz} = 4.5\text{GHz}$ 、3dB 通過帯域内の NF 最大値 $\approx 2.0\text{dB}$ の良好な性能が得られる。

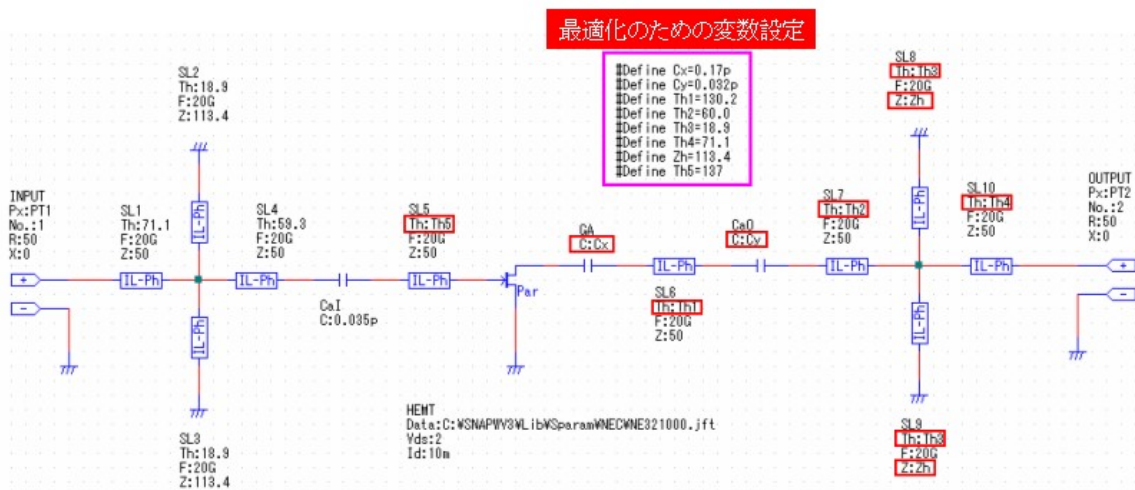
6. 20GHz 帯 LNA の最適化設計

6.1 LNA の最適化

本 LNA の性能を最適化する最適化回路を図 11 に示す。最適化のために、入力回路の線路 SL5 の電気長 Th_5 、出力回路の利得傾斜調整容量 C_x 、アドミタンス・インバータの結合容量 C_y 、線路 SL8 の電気長 Th_1 、線路 SL7 の電気長 Th_2 、接地線路の

Fig.11

20GHz帯BPF-LNAの最適化回路



特性インピーダンス Z_h と電気長 Th_3 、および線路 $SL10$ の電気長 Th_4 の 8 つの変数を設定する。

6.2 最適化の条件設定と最適化の結果

- (1) 最適化の条件として、バンド設定、ゴール設定並びに各変数の可変範囲については図 12 の様に定めて、最適化を行うと最良の結果が得られることが分かった。
- (2) 最適化を図った結果、最大利得 11.8dB、総合 3dB 帯域 $W_{BT} \doteq 18\text{GHz} \sim 22\text{GHz} = 4\text{GHz}$ で、3dB 通過帯域内の NF 最大値 $\doteq 1.2\text{dB}$ の最良性能(図 13)を達成することが出来た。

Fig.12

最適化の条件設定

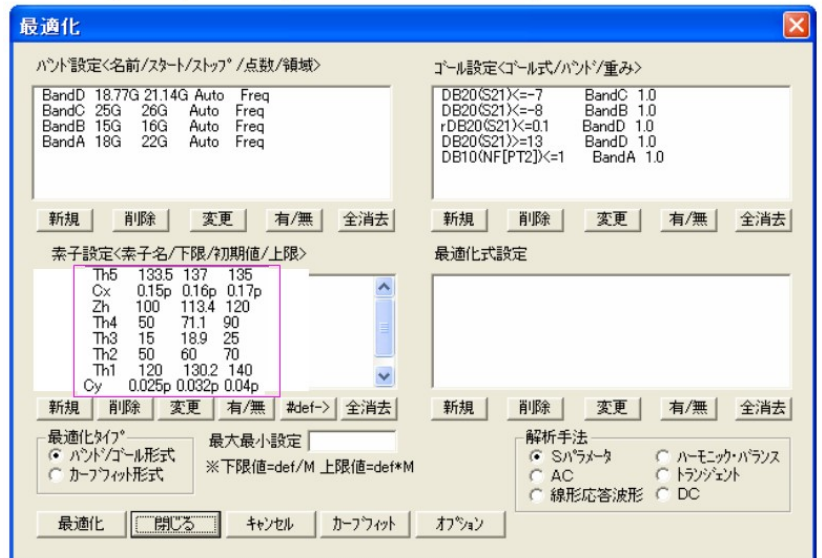
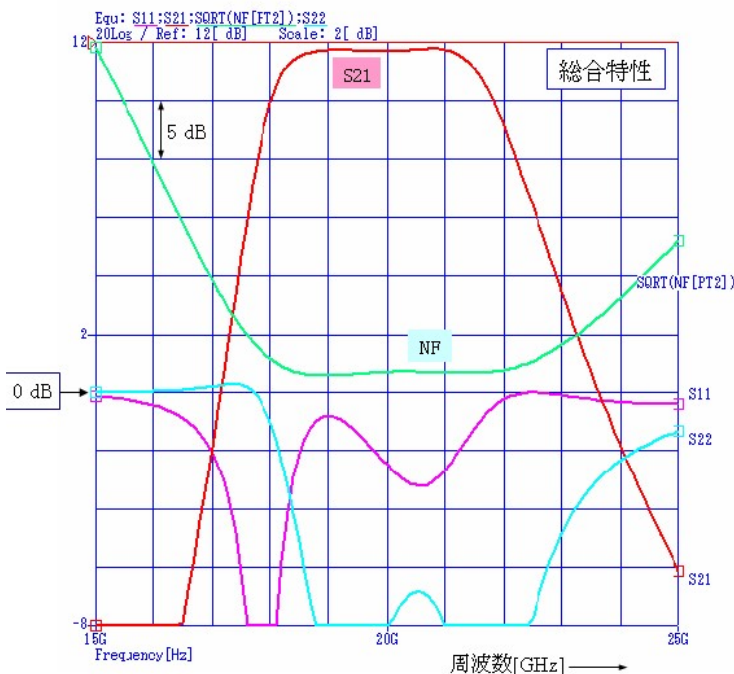


Fig.13

高周波特性の最適化結果



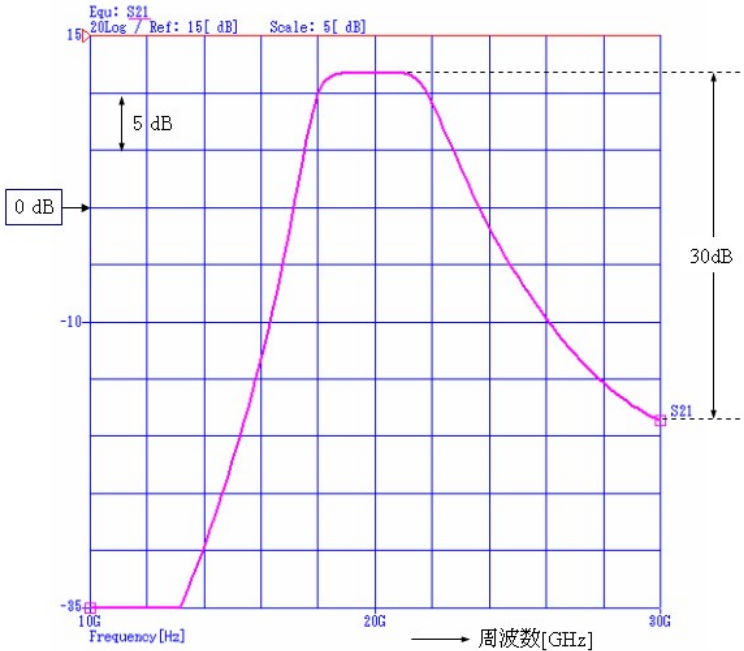
- (3) BPF の帯域外減衰特性として、中心周波数 $f_0 = 20\text{GHz}$ から 10GHz 離調した周波数に於ける利得 S_{21} は、最大利得に比して約 30dB の減衰量を達成し、良好な BPF 周波数選択性能(図 14) が得られている。

7. 考察

①インピーダンス・インバータとアドミタンス・インバータを適用し、増幅素子の入出力インピーダンスを信号源/負荷に整合させる Maximally Flat 型の 3 次 BPF を形成することにより、広帯域低雑音アンプの設計方法を確立することができた。

②増幅素子にチップ型 HEMT を適用することで、SNAP を使用して、中心周波数 20GHz で利得 11dB、BPF の通過帯域 [3dB 帯域 4GHz] における NF が 2dB 以下である、高性能 LNA を設計す

Fig.14

電力利得S₂₁の周波数選択特性

ることが可能である。

③LNA 入出力回路の各構成要素を、SNAP の最適化機能で最適化することにより、3dB 帯域： $f_0 \pm 2\text{GHz}$ 、10GHz 離調した点における減衰量 30dB の高選択特性 BPF を有し、中心周波数 $f_0 = 20\text{GHz}$ におけるゲインが 11.8dB、BPF の 3dB 通過帯域における NF が 1.2dB 以内となる、高性能 LNA の設計を達成することが出来た。

④LNA の最適化性能を詳細に分析すると、BPF 通過帯域内の $f_0 \pm 1.5\text{GHz}$ で、利得が $S_{21} \geq 11.3\text{dB}$ 、利得偏差が約 0.5dB、且つ雑音特性は $\text{NF} \leq 0.7\text{dB}$ と優れた高周波性能が得られた。

⑤本 LNA の設計法は、増幅素子を適

切に選択することで、マイクロ波帯からミリ帯に亘って広い周波数範囲で適用が可能である。

—以上—