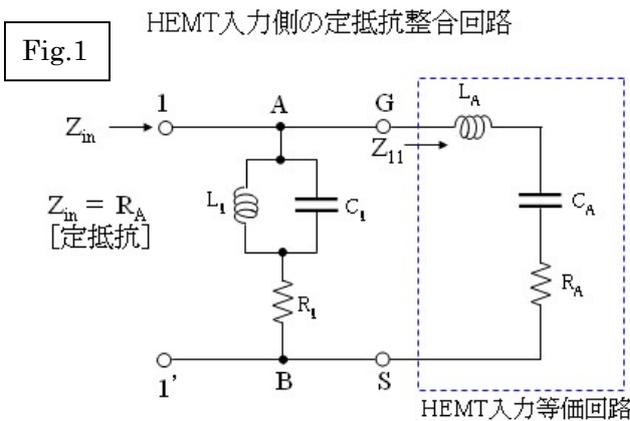


定抵抗整合回路を適用したミリ波帯広帯域 LNA の設計法と性能最適化

1. 序 文

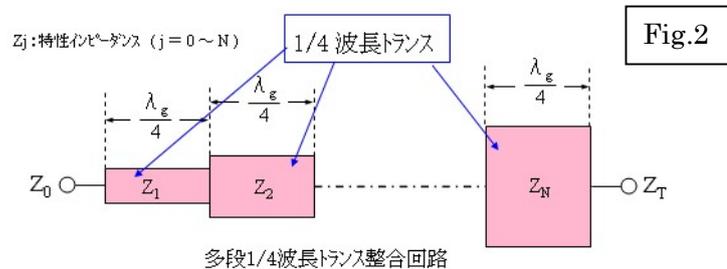
ミリ波帯に亘る広帯域低雑音増幅器 MWLNA [Millimeter Wave Wide Band Low Noise Amplifier] (目標帯域 20GHz-40GHz) の設計方法について説明する。 先ず MWLNA を設計するための基本技術を説明し、所要の性能を達成するための関係式を導く。

適用する増幅素子 [Chip 型 HEMT] の基本パラメータ [Sパラメータ/ノイズパラメータ] は、MWLNA の動作帯域を十分にカバーすることが必要になるので、前報の「各種パラメータの変換・導出」結果をより高域に適用し、データシートに記載された周波数範囲を大幅に越えて、所要の帯域 (2GHz-50GHz) の拡張基本パラメータを近似的に導出する。



先ず LNA の初段アンプの入力 NF_{min} 整合 [Γ_{opt}^* の直列共振回路形成] 回路と出力 S_{22} 整合 [S_{22} の直列共振回路形成] 出力回路を導き、次いで終段アンプの定抵抗入力整合回路と出力 S_{22} 整合回路を導出し、最終段階でこれらの入出力整合回路と入出力ポート並びに段間の各整合を 3 段 1/4 波長トランスを適用して行い、広帯域の MWLNA を達成する。

性能の良好な MWLNA の設計を達成するポイントは、各段の入出力整合手順を正確に遂行し、共通要素としての多段 1/4 波長トランス整合法を旨く適用すること、更には MWLNA を構成する各回路要素を巧みにチューニング [回路の最適化] して、平坦利得と低雑音を両立させる条件を丁寧に見出すことにある。



$$\log_e \left(\frac{Z_{j+1}}{Z_j} \right) = \frac{{}_N C_j}{2^N} \log_e \left(\frac{Z_T}{Z_0} \right) \dots (302)$$

$${}_N C_j = \frac{N!}{j!(N-j)!} \dots (303) \quad N! = 1 \times 2 \times \dots \times N \dots (304)$$

$${}_N C_0 \equiv 1 \dots (305)$$

2. MWLNA の設計手順とその概要

- (1) 適用する増幅素子 [HEMT] の等価回路 (デバイスパラメータ) を前報レポートと同様にして導き、定抵抗整合回路の適用に必要な近似等価回路を求める。次いで、この入力等価回路の定数に適用する定抵抗整合回路の定数を Excel 自動計算シートを使用して導出する。
- (2) 前記の拡張基本パラメータから所要帯域の中心周波数より少し高めの周波数 $f_c = 32\text{GHz}$ に

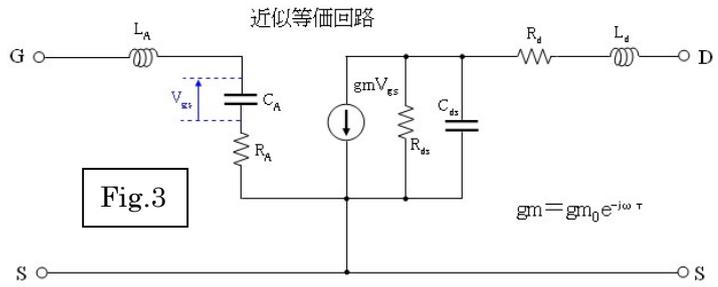
おける、 Γ_{opt} [NF_{min}を与える最適電源インピーダンス] と S_{22} を読み取る。 Γ_{opt} の共役インピーダンスである Γ_{opt}^* 並びに S_{22} に直列に、適切な電気長を有する線路を付加して直列共振回路を夫々に形成する。

- (3) 各直列共振回路と入出力ポート [信号源インピーダンス: Z_0 / 負荷インピーダンス: Z_L] 間を3段 1/4 波長トランスで広帯域整合すると同時に、前段の出力側 S_{22} 直列共振回路と上記の終段の入力側定抵抗整合回路間を同様に3段 1/4 波長トランスで広域整合する。

- (4) これらの3段 1/4 波長トランスを使用した広帯域整合は Excel 自動計算シートに入端インピーダンス Z_0 と終端インピーダンス Z_T を、適用条件に応じて入力することによって、1/4 波長トランスの各段の特性インピーダンス Z_j が求まる。

- (5) 上記手順において導出された各回路、線路条件を用いて初段入力整合回路、段間整合回路および終段整合回路を構成することによって、MWLNA の基本回路構成が定まる。

- (6) この回路構成のままでは、増幅素子のゲイン周波数特性の影響で、MWLNA のゲイン特性が大きく傾斜 [低域側高ゲイン-高域側低ゲイン] する。そこで終段アンプの増幅素子の



$$L_A \doteq \frac{L_{\pi}}{k} \quad \text{--- (201)}$$

$$C_A \doteq k C_{gs} = C_{gs} + C_{dg} \quad \text{--- (202)}$$

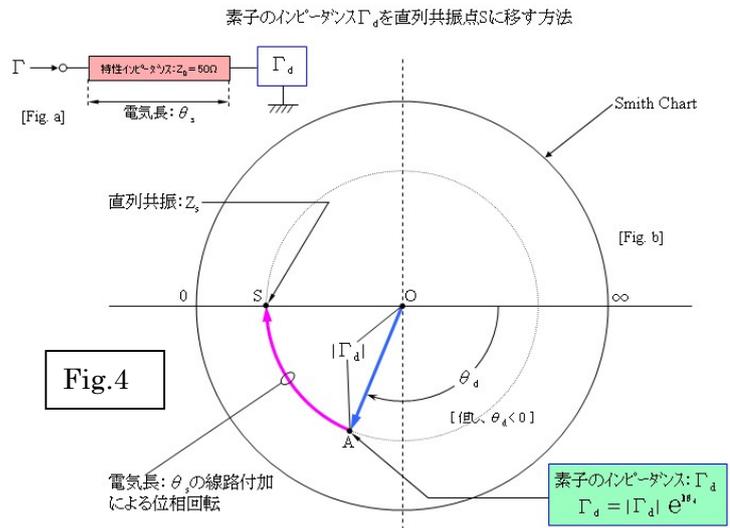
$$R_A \doteq \frac{R_{\sigma T}}{k} \quad \text{--- (203)}$$

$$k = 1 + \frac{C_{dg}}{C_{gs}} \quad \text{--- (204)}$$

$$L_{\pi} = L_g + L_s \quad \text{--- (205)}$$

$$R_{\sigma T} = R_k + R_s + gm_0 \frac{L_s}{C_{gs}} \quad \text{--- (206)}$$

$gm = gm_0 e^{-j\omega \tau}$



初段入力回路_3段トランス整合_Γ _{opt} 直列共振									
Γ _{opt}		Γ _A = Γ _{opt} *			θ _s = θ _A		R _d = Re[Z _d] _{ω=ω₀}		
Magnitude (絶対値)	角度 [度]	Γ _A Magnitude (絶対値)	角度 [度]	θ _A /π 角度 [π rad]	[π rad]	[度]	直列共振抵抗 [Ω]		
0.62	100.48	0.62	-100.48	-0.56	0.22	39.76	11.73		
直列共振の無負荷Q	M	H	K ₁	Z ₁	K ₂	Z ₂	K ₃	Z ₃	
Q _{gs}	R _{gs} Z ₀	L _π (M)	₂ C _{gs} *H/2 ²	[Ω]	₂ C _{gs} *H/2 ²	[Ω]	₂ C _{gs} *H/2 ²	[Ω]	
1.40	0.23	-1.45	-0.18	41.71	-0.54	24.22	-0.54	14.06	
Z ₀ =Z _{in}	Z ₀ =Z _{in}	π	周波数	ハイパス条件		デバイス名称 [HEMT]		Gain	NF min
[Ω]	[Ω]		f ₀ [GHz]	V _{DS} [V]	I _D [mA]	メーカー	型式	[dB]	[dB]
50	50	3.14159	32	2	10	NEC	NE321000	14	0.97

終段入力回路_定抵抗整合									
HEMTのデバイスパラメータと近似入力等価回路								電流増幅率を考慮した	
ゲート抵抗 R _g [Ω]	ソース抵抗 R _s [Ω]	入力抵抗 R _i [Ω]	帰還容量 C _{gs} [pF]	入力容量 C _{gs} [pF]	ゲートインダクタンス L _g [pH]	ソースインダクタンス L _s [pH]	相互コンダクタンス g _{m0} [m(Ω ⁻¹)]	結合等価入力抵抗 R _{eq} [Ω]	
2.0	0.2	6.0	19.9	105.5	150.0	10.4	57.0	13.8	
変換係数	結合入力抵抗	結合入力インダクタンス	近似等価入力容量	近似等価入力抵抗	近似等価入力インダクタンス	定抵抗整合回路			
k	R _{eq} [Ω]	L _{eq} [pH]	C _{eq} [pF]	R _A [Ω]	L _A [pH]	インダクタンス L ₁ [pH]	容量 C ₁ [pF]	抵抗 R ₁ [Ω]	
1.2	8.2	160.4	0.13	11.63	134.95	16.95	1.00	11.63	
Z ₀ = R _A	π	周波数	ハイパス条件		デバイス名称 [HEMT]		Gain	NF min	
整合時の入力インピーダンス [Ω]		[GHz]	V _{DS} [V]	I _D [mA]	メーカー	型式	[dB]	[dB]	
11.63		3.14159	32	2	10	NEC	NE321000	14	0.97

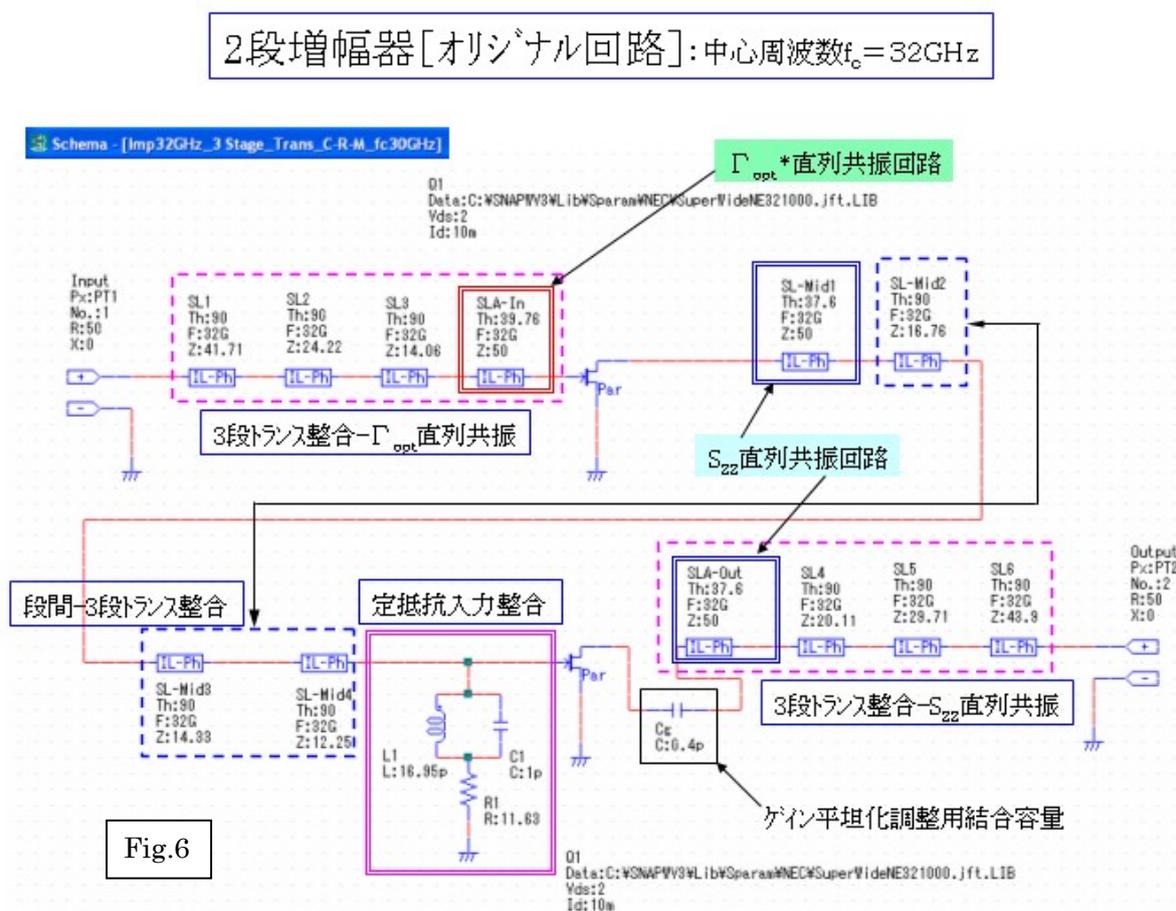
出力端と出力整合回路の間にゲイン調整用コンデンサ C_g を挿入して、通過帯域内のゲインの傾きを緩和する。

3. MWLNA の具体的構成

3.1 基本回路の設計

[A] 回路構成

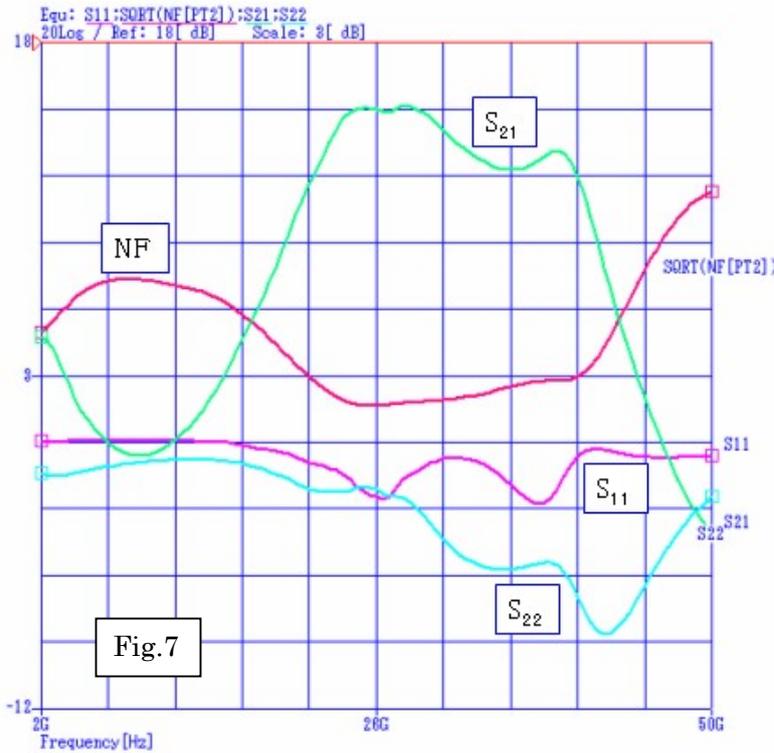
(1) 増幅素子は拡張基本パラメータを用意した NE321000 [HEMT] を使用し、初段の入力整合回路には Γ_{opt} 直列共振回路と 3 段 1/4 波長トランスを適用した。初段素子の出力インピーダンスと終段素子の入力インピーダンスの整合については、出力側に S_{22} 直列共振回路、入力側には定抵抗整



合回路を適用して、その間の整合に 3 段 1/4 波長トランスを適用した。また終段素子の出力側については、 S_{22} 直列共振回路と 3 段 1/4 波長トランスを適用した。

- (2) 終段素子の出力端に接続されている容量 C_g はゲイン平坦化調整用の小容量コンデンサであり、SNAP のチューニング機能を活用してその適正值を定めた。
- (3) 当初、各線路の電気長を定める中心周波数 f_c を、目標周波数帯域 20GHz – 40GHz

の中央値 30GHz に設定して MWLNA の特性解析を行った結果、高域 40GHz 付近の NF が低域 20GHz 付近に比して相対的に大きくなることが判った。そこで、中心周波数を中央値から少し高い $f_c=32\text{GHz}$ に設定し、そこで NF_{\min} になるように Γ_{opt} を選んだ結果、ゲインおよび NF の双方が目標帯域の両端で均衡が取れるようになった。



[B] アンプの性能解析

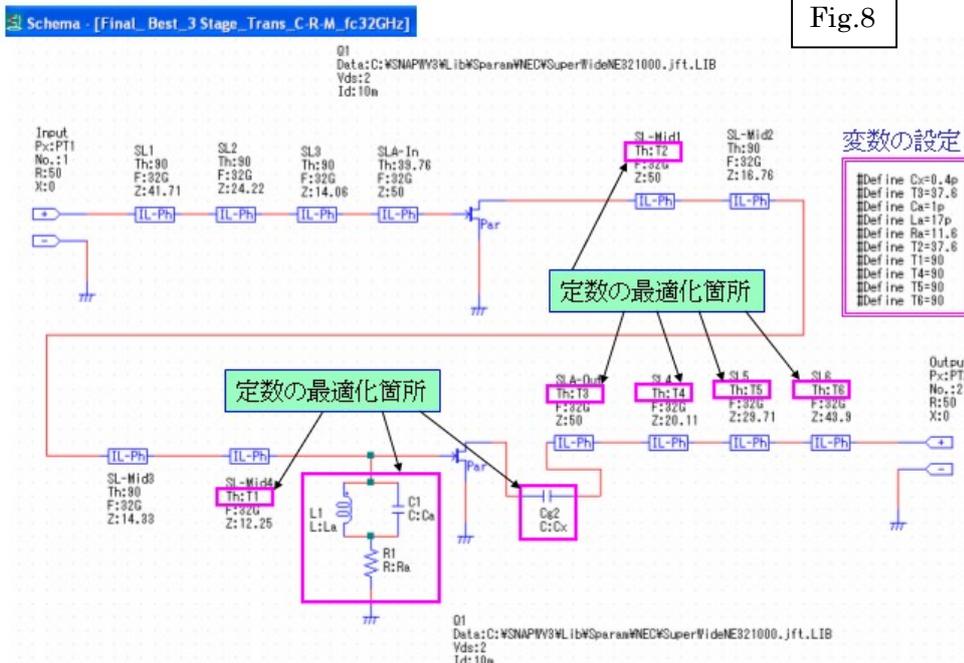
本回路の性能を 2GHz – 50GHz に亘って S パラメータ解析を行い、NF [雑音指数] を含めた S_{21} [ゲイン]、 S_{11} [入力反射特性]、 S_{22} [出力反射特性] の各特性は Fig.7 の通りである。3dB 帯域は約 21GHz – 40GHz で、帯域内利得 \geq 約 12dB、帯域内 $NF \leq$ 約 3dB、平坦部利得偏差 \approx 約 2.5dB の良好な性能が得られた。

このとき、S パラメータは 20 log で表示されるので、

表示式に $\text{SQRT}(\text{NF}[\text{PT2}])$ と入力して、NF を 10 log で示す必要がある。

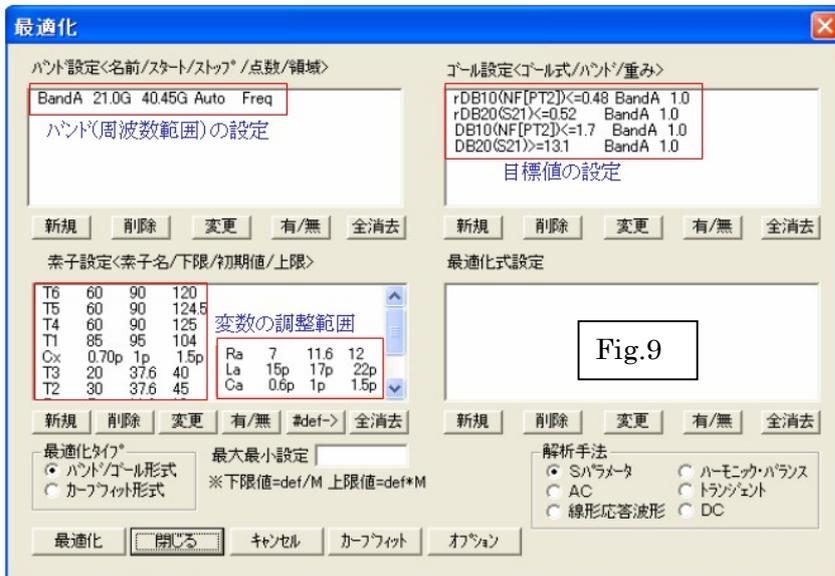
3.2 アンプ性能の最適化

[A] 回路定数最適化の内容



アンプ性能の調整に適切な感度を有する、最適化対象定数を 10箇所 [赤色枠で囲った部分] 設定した。

[B] 最適化の条件

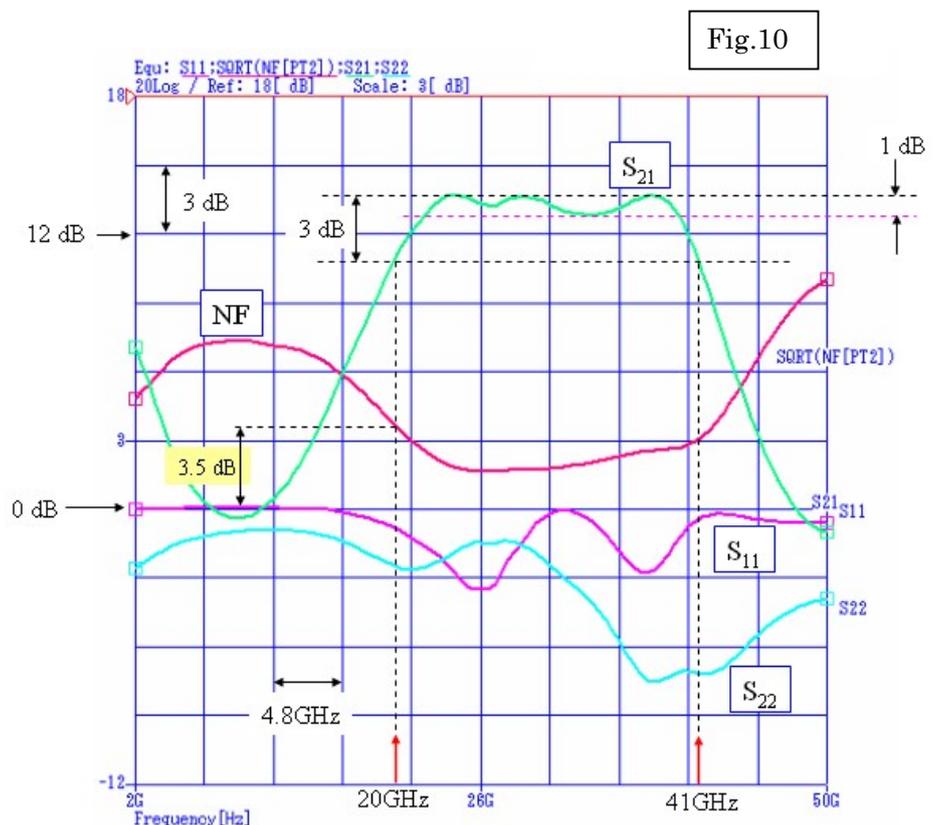


期待性能を実現する周波数範囲として Band A を 21GHz–40.45GHz [上限周波数の選定は最適化の性能に大きく影響する、この値を変化させて適切な周波数を見極めることも大切] に設定し、目標値をゲイン S_{21} についてその大きさと偏差を定め、NF についても、同様にその大きさと偏差を定めた。こ

のようにすると目標値の範囲を旨く絞り込める。さらに、10 箇所最適化定数の初期値と下限値を、最適化トライアルの段階で適切なレンジを見出して、それに合わせて設定した。これらの上限値と下限値を広過ぎもせず、また狭過ぎもせず選定することは、目標値に照らして期待性能を上手に達成するために極めて重要である。

[C] 性能最適化の結果

最適化の最終検討結果として、3dB 帯域 $B_w \approx 20\text{GHz} - 41\text{GHz}$ 、平坦部ゲイン \geq 約 13dB、平坦部ゲイン偏差 \approx 1dB、帯域内 NF \leq 約 3dB を有する、優秀なミ波帯広帯域低雑音増幅器：MWLNA の設計、ならびに最適化性能を達成することができた。



4. 考 察

- (1) 定抵抗整合回路並びに Γ_{opt}^* [最小雑音指数を与える最適電源インピーダンス Γ_{opt} の共役インピーダンス] の直列共振回路を、HEMT 入力回路に応用したミリ波帯の広帯域低雑音増幅器の設計手法を開発した。
- (2) 上記両回路を適用した入力回路および S_{22} 直列回路を適用した出力回路と、入出力ポート[電源インピーダンス/負荷インピーダンス]間のインピーダンス整合、更には段間整合については、3 段の 1/4 波長トランスを使用してアンプ周波数領域の広帯域化を達成することができた。
- (3) ライブラリ記載の対象素子[NE321000]の S Parameter から導出したデバイス・パラメータを、Noise Parameter 自動計算シートに適用して 50GHz に亘る高域の Noise Parameter を近似的に求め、オリジナルのパラメータに組合せて、2GHz~50GHz に及ぶ拡張基本パラメータ (Lib¥SuperWideNE321000.jit) を準備することができた。
- (4) SNAP は DC からミリ波帯に及ぶ超広範囲な周波数において、安定且つ高速に回路設計ができる優秀な回路シミュレータである。また設計者の意図を的確に反映する最適化、チューニング機能等によって、最良の性能を有する広帯域増幅器[例えば本報の MWLNA]等の設計を容易にしてくれる。
- (5) 回路設計における有効なツールとして、ライブラリに登録された対象素子のデータ[S パラメータ]を即時に設計に便利な、各種パラメータ[Z/Y/デバイス(等価集中定数)]に変換できることは、高周波設計技術者にとって、誠に重宝である。

$$\frac{R_A^2 C_A (1 - \omega^2 L_1 C_1) + L_1 (\omega^2 L_A C_A - 1)}{C_A (1 - \omega^2 L_1 C_1)}$$

実数部

Fig.11

$$-j (R_A - R_1) \left\{ \left(\omega L_A - \frac{1}{\omega C_A} \right) + \frac{\omega L_1}{1 - \omega^2 L_1 C_1} \right\} = 0 \dots (215)$$

上式(215)が ω の如何に拘らず成立するためには、

- (1) 実数部 = 0 から次式が必要になる

$$R_A^2 C_A (1 - \omega^2 L_1 C_1) + L_1 (\omega^2 L_A C_A - 1) = 0 \dots (216)$$

- (2) 虚数部 = 0 から次式が必要になる

$$R_1 = R_A \dots (217)$$

上式(216)を整理すると、次式を得る

$$\omega^2 L_1 C_A (L_A - R_A^2 C_1) + [R_A^2 C_A - L_1] = 0 \dots (218)$$

上式(218)が ω の如何に拘らず成立するために次式が必要になる

$$L_1 = R_A^2 C_A \dots (219)$$

$$C_1 = \frac{L_A}{R_A^2} \dots (220)$$

5. 参考

定抵抗整合回路はその定数を、素子の等価回路インピーダンスに合わせて、適切に選ぶことによって、素子の入力インピーダンスを周波数に影響されない定抵抗インピーダンスに変換する。この定抵抗整合回路はアンプやフィルタ等の回路設計において誠に便利である。その関係式の変換と結果について簡単に Fig.11 に纏めた。

— 以上 —