

## 1. 序文

広帯域アンプの設計手法には分布型増幅器、抵抗整合型増幅器或いは 1/4 波長インピーダンス変成器を多段に接続したものが知られている。本報では直列共振回路と低 Q の並列共振回路を共役整合することによって、広範囲に平坦な性能を得る広帯域増幅器の設計手法について紹介する。

## 2. 概要

- (1) ここでは対象とする一方のインピーダンス(デバイスの特性)  $\Gamma_d$  を分布定数線路を使用して直列共振回路を形成すると共に、対象とするもう一方のインピーダンス(信号源或いは負荷)を 1/4 波長インピーダンス変成器を 2 段に接続した分布定数線路を使用して低 Q の並列共振回路を形成し、この直列共振回路と並列共振回路を共役整合させる方法で広帯域の整合を図る。
- (2) 入力側は上記の方法でデバイス(増幅素子)の入力インピーダンス(「最小の NF を与える信号源インピーダンス  $\Gamma_{opt}$ 」)を信号源インピーダンス  $Z_g$  に共役整合させ、出力側は上記の方法でデバイス(増幅素子)の出力インピーダンス ( $S_{22}$ ) を負荷インピーダンス  $Z_L$  に共役整合させることにより、低雑音とゲインが平坦になる低雑音広帯域アンプを達成する。
- (3) SNAP の最適化機能を活用して比帯域:  $\eta$  (= [B<sub>w-1dB</sub>: 利得 1dB 帯域] / [中心周波数:  $f_0$ ] )  $\geq$  約 30% の NF 及びゲインの均衡の取れた特性を実現する。

## 3. 本共役整合の理論 (詳細は別ファイル「広帯域 LNA の設計手順」を参照)

[A] 直列 LC 共振回路と並列 LC 共振回路の共役整合:

直列共振回路と並列共振回路の整合条件は図 1 のように表される。

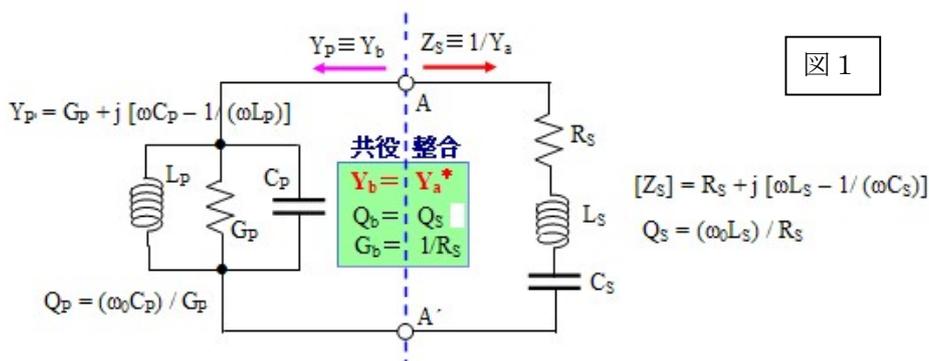


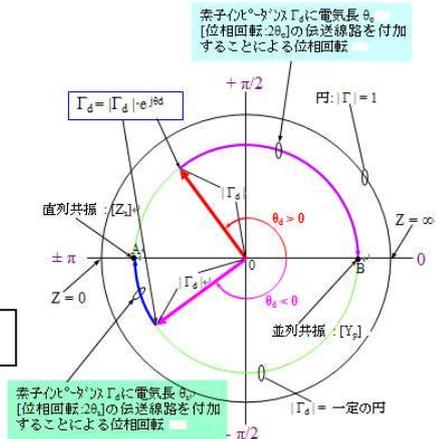
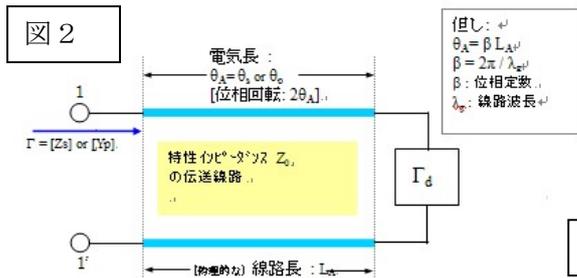
図 1

[B] デバイスのインピーダンス  $\Gamma_d$  に線路を接続して直列共振/並列共振を形成:

図 2, 3 に示すように、デバイスの入出力インピーダンス  $\Gamma_d$  に直列に線路を接続して直列共振/並列共振を形成した場合の直列共振抵抗  $R_s$  と共振の  $Q_s$  は次のように表される。

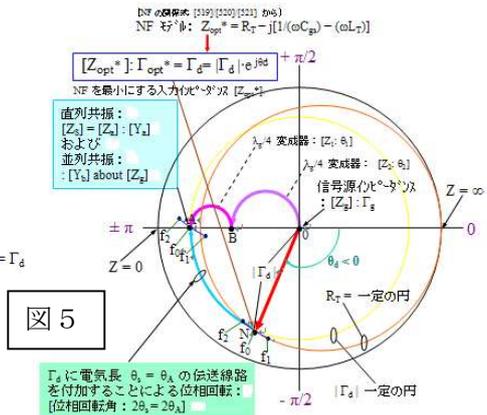
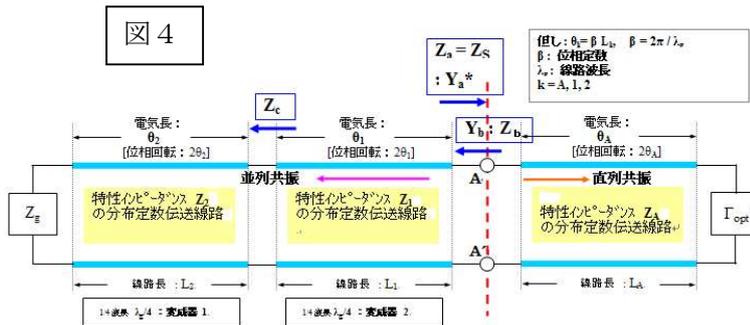
$$\text{Re}[Z_s] = R_s/Z_0 = (1 - |\Gamma_d|^2) / [(1 + |\Gamma_d|)^2] = (1 - |\Gamma_d|) / [(1 + |\Gamma_d|)] \text{----- ①}$$

$$Q_s = (\pi + \theta_d) [|\Gamma_d| / (1 - |\Gamma_d|^2)] \text{----- ②}$$



[C] 分布定数線路を使用してデバイスのインピーダンス  $\Gamma_d$  と信号源インピーダンス  $Z_g$  を直列共振／並列共振で共役整合する方法：

図 4、5 に示す様に、デバイスのインピーダンス  $\Gamma_d$  (NF を最小とする  $\Gamma_{opt}$  の共役複素数： $\Gamma_{opt}^*$ ) を直列共振インピーダンス  $Z_s$  に変換し、更に信号源インピーダンス  $Z_g$  を 2 段の 1/4 波長インピーダンス変成器  $Z_1, Z_2$  を介して並列共振アドミタンス  $Y_p = Y_b$  に変換する。この直列共振インピーダンス  $Z_s$  と並列共振アドミタンス  $Y_p$  を共役整合する。



このとき、並列共振アドミタンスのコンダクタンス  $G_b$  と共振  $Q : Q_b$  は次のように与えられる。

$$G_b \equiv [\text{Re}(Y_b)]_{\omega=\omega_0} = (1/Z_g)(Z_2/Z_1)^2 \quad \text{----- ③}$$

$$Q_b = (\pi/4) \{ (Z_g/Z_2)[1 + (Z_1/Z_2)] - (Z_2/Z_g)[1 + (Z_2/Z_1)] \} \quad \text{----- ④}$$

ここで直列共振インピーダンス  $Z_s$  と並列共振アドミタンス  $Y_b$  が共役整合する条件は図 1 より、

$$G_b = (1/R_s) \quad \text{----- ⑤}$$

$$Q_b = Q_s \quad \text{----- ⑥} \quad \text{と求まる。}$$

[D] デバイスのインピーダンス  $\Gamma_d$  (NF を最小とする  $\Gamma_{opt}$  の共役複素数： $\Gamma_{opt}^*$  / 出力インピーダンス  $S_{22}$ ) と信号源インピーダンス  $Z_g$  / 負荷インピーダンス  $Z_L$  を直列共振／並列共振で共役整合する自動計算解析：

添付の Excel (表 1、2) の該当欄 [水色] に、デバイスのデータシートからインピーダンス  $\Gamma_d$  を読み取って入力し、設計条件の設定欄 [黄色] に条件を入力する。その結果、上記の数式①から⑥が自動的に計算され、直列／並列共振回路の共役整合条件： $G_b$ 、 $R_s$ 、 $Q_b$ 、

$Q_s$  が求まると同時に、それらを接続する各分布定数線路の特性インピーダンス： $Z_A=50\Omega$ 、 $Z_1$ 、 $Z_2$  とそれぞれの電気長： $\theta_A$ 、 $\theta_1 = \theta_2 = \pi/2$  (1/4 波長インピーダンス変成器) が導出される。

$\Gamma_{opt}$		$\Gamma_d = \Gamma_{opt}^*$			$\theta_s = \theta_A$		$R_s = \text{Re}[Z_s]_{\omega=0}$	
Magnitude (絶対値)	角度 [度]	$\Gamma_d$ : Magnitude (絶対値)	角度 [度]	$[\theta_d/\pi] = \text{角度} [\pi \text{ rad}]$	[ $\pi$ rad]	[度]	[ $\Omega$ ]	
0.29	133	0.29	-133	-0.739	0.131	23.5	27.5	
直列共振の無負荷Q	<b>A</b>	<b>B</b>	<b>Z<sub>2</sub></b>	<b>Z<sub>1</sub></b>	<b>Z<sub>c</sub></b>	<b>Z<sub>s</sub></b>	NF min	
<b>Q<sub>0s</sub></b>	$[Z_c/Z_2]$	$[Z_c/Z_1]$	[ $\Omega$ ]	[ $\Omega$ ]	[ $\Omega$ ]	[ $\Omega$ ]	[dB]	
0.26	0.74	0.79	39.7	29.4	31.5	27.5	0.34	
$Z_A=Z_0$	$Z_s=Z_0$	$\pi$	周波数	バイアス条件		デバイス名称 [HEMT]		Gain
[ $\Omega$ ]	[ $\Omega$ ]		[GHz]	$V_{DS}$ [V]	$I_D$ [mA]	メーカ	型式	[dB]
50	50	3.14159	12	2	10	NEC	3210S01	13.5

該当欄にデータ(data sheet)を入力
設計条件の設定
参照データ

表 1

$S_{22}$		$\Gamma_d = S_{22}$			$\theta_s = \theta_A$		$R_s = \text{Re}[Z_s]_{\omega=0}$	
Magnitude (絶対値)	角度 [度]	$\Gamma_d$ : Magnitude (絶対値)	角度 [度]	$[\theta_d/\pi] = \text{角度} [\pi \text{ rad}]$	[ $\pi$ rad]	[度]	[ $\Omega$ ]	
0.211	-123	0.211	-123	-0.683	0.158	28.5	32.6	
直列共振の無負荷Q	<b>A</b>	<b>B</b>	<b>Z<sub>2</sub></b>	<b>Z<sub>1</sub></b>	<b>Z<sub>c</sub></b>	<b>Z<sub>s</sub></b>	NF min	
<b>Q<sub>0s</sub></b>	$[Z_c/Z_2]$	$[Z_c/Z_1]$	[ $\Omega$ ]	[ $\Omega$ ]	[ $\Omega$ ]	[ $\Omega$ ]	[dB]	
0.22	0.81	0.84	41.9	33.8	35.1	32.6	0.34	
$Z_A=Z_0$	$Z_s=Z_0$	$\pi$	周波数	バイアス条件		デバイス名称 [HEMT]		Gain
[ $\Omega$ ]	[ $\Omega$ ]		[GHz]	$V_{DS}$ [V]	$I_D$ [mA]	メーカ	型式	[dB]
50	50	3.14159	12	2	10	NEC	3210S01	13.5

該当欄にデータ(data sheet)を入力
設計条件の設定
参照データ

表 2

#### 4. 自動計算表(Excel: 表 1、2 を使用)の結果を適用した LNA の基本回路 [SNAP のシミュレーション結果]

##### 4. 1 回路図 (図 6)

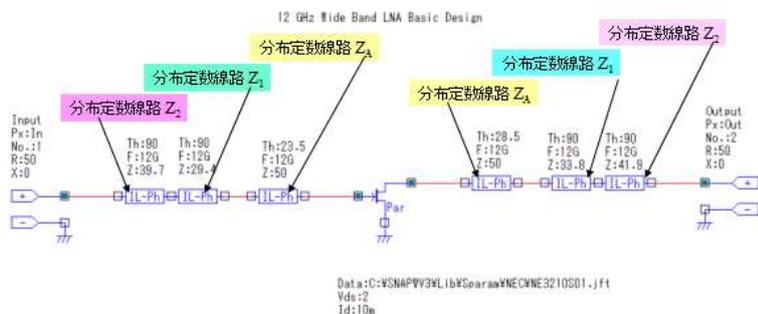
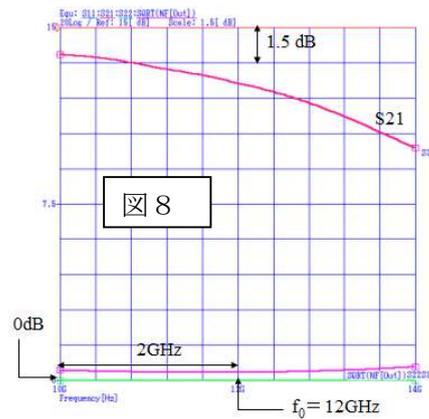
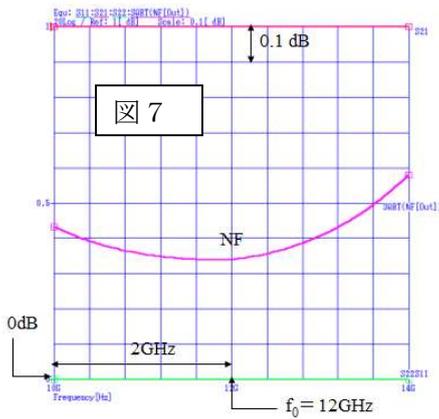


図 6

増幅素子には HEMT (NEC3210S01) を使用し、自動計算表で得られた 3 つの分布定数線路  $Z_A$ 、 $Z_1$ 、 $Z_2$  を入力側/出力側とも従続に接続して LNA を構成した。

#### 4. 2 LNA 基本回路の電気性能

中心周波数  $f_0=12\text{GHz}$ 、通過帯域  $B_w=f_0\pm 2\text{GHz}$  において[図 7 : 雑音指数]  $NF\leq 0.6\text{dB}$ 、  
 [図 8 : 電力利得 :  $S_{21}$ ]  $PG\geq 9.0\text{dB}$  の良好な性能を得たが、帯域内の偏差が  
 $\Delta NF\geq 0.2\text{dB}$ 、 $\Delta PG\geq 4.0\text{dB}$  とかなり大きくなっている。これは増幅素子が周波数の  
 増大に応じてその利得が低下する周波数特性を補正していないためである。

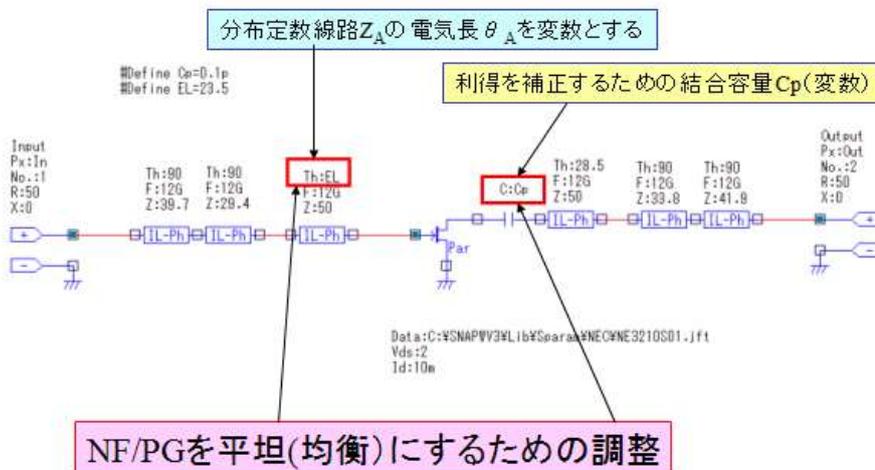


### 5. LNA の最適化

(LNA 基本回路の性能を SNAP の最適化機能でチューニングした結果)

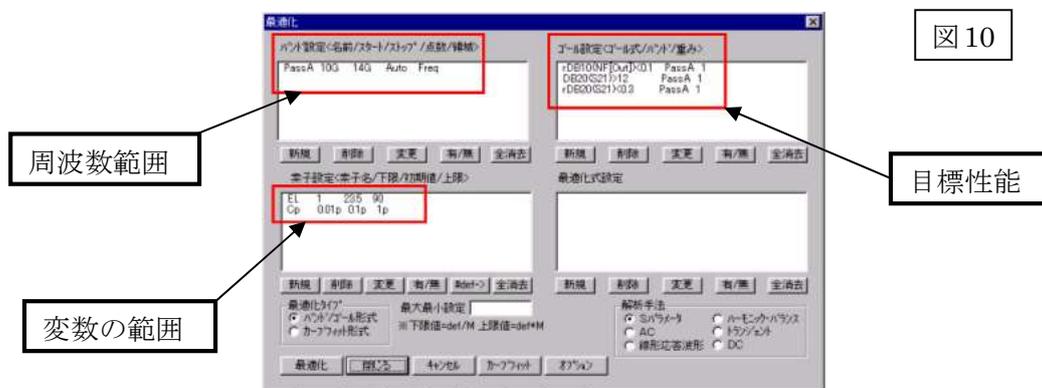
#### 5. 1 LNA のチューニング回路図 (図 9)

LNA の基本回路をチューニングするために、入力側回路の分布定数線路  $Z_A$  の電気長  $\theta_A = EL$  を変数とし、出力側回路にその利得  $PG$  の周波数特性を補正する結合容量  $C_p$  を挿入しその結合容量  $C_p$  を変数とした。



## 5.2 LNA のチューニング条件の設定

LNA の性能最適化のために、周波数範囲／目標性能／変数の範囲を図 10 のように設定する。



## 5.3 LNA のチューニングの結果

基本 LNA の性能を最適化したときの回路定数のチューニング結果(変数)は次の通りである。

分布定数線路  $Z_A$  の電気長： $\theta_A = EL = 16.6324$  (度)

出力回路側の結合容量： $C_p = 0.272424 \text{ pF}$

## 5.4 LNA の性能を最適化した結果 (チューニング LNA の性能)

NF/PG を最適化した結果、次のような性能が得られた。

中心周波数  $f_0 = 12 \text{ GHz}$ 、通過帯域  $B_w = f_0 \pm 2 \text{ GHz}$  において [図 1 1 : 雑音指数]  $NF \leq 0.5 \text{ dB}$ 、[図 1 2 : 電力利得 :  $S_{21}$ ]  $PG \geq 10.5 \text{ dB}$  の良好な性能を得た。また帯域内の偏差は  $\Delta NF \leq 0.15 \text{ dB}$ 、 $\Delta PG \leq 1.0 \text{ dB}$  とかなり小さくなり、帯域内の NF/PG の性能を最良で且つ均衡にすることができた。さらに帯域にて安定係数  $K$  [図 1 3] を調べてみると  $K \geq 1$  となり、LNA は入出力端に接続されるインピーダンス  $Z_g/Z_L$  の如何に拘わらず絶対安定であることが確認された。

図 1 1

