

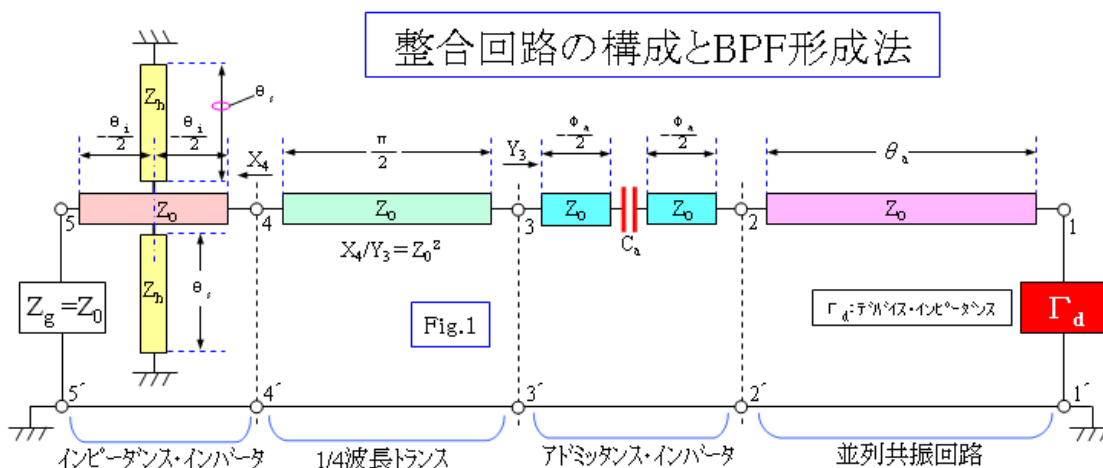
Maximally Flat BPF を一体化した 20GHz 帯広帯域低雑音 LNA の設計

1. 序文

増幅素子 [HEMT: 以後デバィと称する] の入出力インピーダンスをアドミタンスインバータ/インピーダンスインバータを使用して電源インピーダンス或いは負荷インピーダンスに整合させると同時に、LNA を所要の周波数特性を有する最大平坦 [Maximally Flat] BPF に形成する広帯域 LNA の設計手法を紹介する。

2. 概要

- (1) LNA の入出力回路をアドミタンスインバータ/インピーダンスインバータを使用して電源インピーダンス或いは負荷インピーダンスに整合させ、夫々の回路を中心周波数 $f_0 = 20\text{GHz}$ で 3dB 帯域 B_w 6GHz の、3 次の Maximally Flat BPF [バターワース型 BPF と呼ばれる] に形成する。
- (2) 入力回路側はデバィの NF (雑音指数) を最小とする最適電源インピーダンス Γ_{opt} の共役インピーダンス Γ_{opt}^* に選び、アドミタンスインバータおよびインピーダンスインバータを適用して段階的に電源インピーダンス Z_g に整合させることにより LNA の NF を広帯域 [BPF の通過帯域] に亘って最良にする。



- (3) 出力回路側はデバィの出力反射係数 S_{22} に選び、入力側回路と同様にして負荷インピーダンス Z_L に整合させ、LNA の利得を広帯域 [BPF の通過帯域] に亘って最良にする。
- (4) 実際の LNA の設計に際しては、BPF の通過帯域 [総合 3dB 帯域 $B_{WT} = 4\text{GHz}$ を目標] に於けるデバィの電力利得の f 特を補正するために、利得傾斜調整容量 GA をデバィの出力端 [Drain] に接続した後に、上記の整合回路を接続する。
- (5) 最終的には、入出力回路を構成する各回路定数 [結合コイルの容量 / 分布定数線路の特性インピーダンス・電気長] を変数として、BPF の周波数特性 [LNA 利得の f 特] を最適化する。

3. 入出力回路の具体的設計

3.1 整合回路の構成と BPF の形成